

日 本 国 特 許 庁
JAPAN PATENT OFFICE

JC903 U.S. PTO
10/024363
12/21/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application:

2001年 7月16日

出 願 番 号
Application Number:

特願2001-215792

出 願 人
Applicant(s):

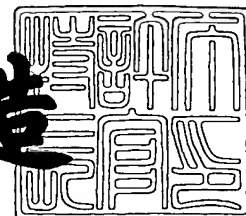
三菱電機株式会社

Handwritten signature and date: 9-3-03

2001年 8月10日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3071623

【書類名】 特許願

【整理番号】 531988JP01

【提出日】 平成13年 7月16日

【あて先】 特許庁長官殿

【国際特許分類】 H02M 3/00
H03M 3/10

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会
社内

【氏名】 黒岩 達郎

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会
社内

【氏名】 宇都宮 忍

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会
社内

【氏名】 織田 友美

【特許出願人】

【識別番号】 000006013

【氏名又は名称】 三菱電機株式会社

【代理人】

【識別番号】 100089118

【弁理士】

【氏名又は名称】 酒井 宏明

【手数料の表示】

【予納台帳番号】 036711

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9803092

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 シリーズレギュレータ

【特許請求の範囲】

【請求項 1】 非安定化電圧が印加される入力端子と出力端子との間に直列に接続したパワートランジスタと、前記パワートランジスタの出力電圧と基準電圧との比較結果に基づき前記パワートランジスタの内部抵抗を変化させ、前記出力端子に安定化した一定電圧を出力させるアンプ部とを備えるシリーズレギュレータにおいて、

前記基準電圧を発生する基準電圧回路に供給するバイアス電流を前記入力端子に印加される非安定化電圧に基づき生成する第 1 バイアス電流回路と、

前記パワートランジスタの出力電圧から所定値の分圧電圧を生成する抵抗分圧回路と、

前記第 1 バイアス電流回路が前記基準電圧回路に供給するバイアス電流の換算電圧が制御端に印加される第 1 トランジスタと前記分圧電圧が制御端に印加される第 2 トランジスタとを備え、前記分圧電圧の値が前記換算電圧の値に到達したとき前記第 2 トランジスタがオン動作を行い、前記第 1 トランジスタがオフ動作を行うように差動構成される出力電圧検出回路と、

前記第 2 トランジスタのオン動作にตอบสนองして前記基準電圧回路に供給するバイアス電流を前記パワートランジスタの出力電圧に基づき生成する第 2 バイアス電流回路と、

前記第 2 バイアス電流回路の作動開始にตอบสนองして前記第 1 バイアス電流回路のバイアス供給動作を停止させるバイアス切替回路と、

を備えたことを特徴とするシリーズレギュレータ。

【請求項 2】 非安定化電圧が印加される入力端子と出力端子との間に直列に接続したパワートランジスタと、前記パワートランジスタの出力電圧と基準電圧との比較結果に基づき前記パワートランジスタの内部抵抗を変化させ、前記出力端子に安定化した一定電圧を出力させるアンプ部とを備えるシリーズレギュレータにおいて、

前記パワートランジスタの出力電圧から所定値の分圧電圧を生成する抵抗分圧

回路と、

前記基準電圧を発生する基準電圧回路に供給するバイアス電流を前記入力端子に印加される非安定化電圧に基づき生成するバイアス電流回路であって、前記バイアス電流の換算電圧が制御端に印加される第 1 トランジスタがオン動作をしている期間内、前記基準電圧回路にバイアス電流を供給する第 1 バイアス電流回路と、

前記基準電圧回路に供給するバイアス電流を前記パワートランジスタの出力電圧に基づき生成するバイアス電流回路であって、前記分圧電圧が制御端に印加される第 2 トランジスタがオン動作をしている期間内、前記基準電圧回路にバイアス電流を供給する第 2 バイアス電流回路と、

を備え、

前記第 1 バイアス電流回路と前記第 2 バイアス電流回路との間では、前記分圧電圧の値が前記換算電圧の値に到達したとき前記第 2 トランジスタがオン動作を行い、それに伴い前記第 1 トランジスタがオフ動作を行うように差動構成されていることを特徴とするシリーズレギュレータ。

【請求項 3】 非安定化電圧が印加される入力端子と第 1 出力端子との間に直列に接続した第 1 パワートランジスタと、前記第 1 パワートランジスタの出力電圧と基準電圧との比較結果に基づき前記第 1 パワートランジスタの内部抵抗を変化させ、前記第 1 出力端子に安定化した一定電圧を出力させる第 1 アンプ部と、前記入力端子と第 2 出力端子との間に直列に接続した第 2 パワートランジスタと、前記第 2 パワートランジスタの出力電圧と前記基準電圧との比較結果に基づき前記第 2 パワートランジスタの内部抵抗を変化させ、前記第 2 出力端子に安定化した一定電圧を出力させる第 2 アンプ部とを備えるシリーズレギュレータであって、

前記第 1 パワートランジスタの出力電圧から所定値の第 1 分圧電圧を生成する第 1 抵抗分圧回路及び前記第 2 パワートランジスタの出力電圧から前記第 1 分圧電圧とは異なる所定値の第 2 分圧電圧を生成する第 2 抵抗分圧回路と、

前記基準電圧を発生する基準電圧回路に供給するバイアス電流を前記入力端子に印加される非安定化電圧に基づき生成するバイアス電流回路であって、前記バ

イアス電流の換算電圧が制御端に印加される第 1 トランジスタがオン動作をしている期間内、前記基準電圧回路にバイアス電流を供給する第 1 バイアス電流回路と、

前記基準電圧回路に供給するバイアス電流を前記第 1 パワートランジスタの出力電圧に基づき生成するバイアス電流回路であって、前記第 1 分圧電圧が制御端に印加される第 2 トランジスタがオン動作をしている期間内、前記基準電圧回路にバイアス電流を供給する第 2 バイアス電流回路と、

前記基準電圧回路に供給するバイアス電流を前記第 2 パワートランジスタの出力電圧に基づき生成するバイアス電流回路であって、前記第 2 分圧電圧が制御端に印加される第 2 トランジスタがオン動作をしている期間内、前記基準電圧回路にバイアス電流を供給する第 3 バイアス電流回路と、

を備え、

前記第 1 バイアス電流回路と前記第 2 バイアス電流回路と前記第 3 バイアス電流回路との間では、前記第 1 分圧電圧と第 2 分圧電圧の高い方の値が先に前記換算電圧の値に到達したとき前記第 2 トランジスタと前記第 3 トランジスタの対応するトランジスタのみがオン動作を行い、それに伴い前記第 1 トランジスタがオフ動作を行うように差動構成されていることを特徴とするシリーズレギュレータ。

【請求項 4】 前記第 1 パワートランジスタと前記第 2 パワートランジスタの一方による出力電圧によりバイアス電流を供給している場合に、その出力電圧を発生しているパワートランジスタを動作停止させるとき、前記第 2 トランジスタと前記第 3 トランジスタとのオン・オフ動作を切り替える回路を備えたことを特徴とする請求項 3 に記載のシリーズレギュレータ。

【請求項 5】 前記第 1 バイアス電流回路と前記第 2 バイアス電流回路と前記第 3 バイアス電流回路は、それぞれ前記アンプ部にもバイアス電流を供給するように構成され、前記基準電圧回路へのバイアス供給切替と連動して前記アンプ部へのバイアス供給切替が行われることを特徴とする請求項 1 ～ 4 のいずれか一つに記載のシリーズレギュレータ。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

この発明は、携帯電話機などの小型機器で安定化電源を得るのに用いられるシリーズレギュレータに関するものである。

【 0 0 0 2 】

【従来の技術】

シリーズレギュレータは、バイポーラトランジスタやユニポーラトランジスタによって IC 化されている。ここでは、バイポーラトランジスタを用いたシリーズレギュレータを例に挙げて説明する。

【 0 0 0 3 】

図 5 は、従来のシリーズレギュレータの基本的な構成を示す回路図である。図 5 において、外部の起動電圧源から出力される非安定化電圧 V_{in} が印加される入力端子 501 と安定化電圧 V_{out} が出力される出力端子 502 との間には、パワートランジスタ 503 が直列に接続されている。入力端子 501 とパワートランジスタ 503 の入力端（エミッタ）とを接続するラインには、バイアス電流回路を構成するトランジスタ E1, E2, E3 の入力端（エミッタ）が接続されている。

【 0 0 0 4 】

ダイオード接続のトランジスタ E1 とトランジスタ E2, E3 は、制御端（ベース）が共通接続されてカレントミラー回路を構成している。トランジスタ E1 の出力端（コレクタ）とアース間には定電流源 504 が設けられ、トランジスタ E2 の出力端（コレクタ）は、基準電圧回路 505 とアンプ部 506 の逆相入力端とに接続されている。トランジスタ E3 の出力端（コレクタ）は、アンプ部 506 のバイアス入力端に接続されている。

【 0 0 0 5 】

パワートランジスタ 503 の出力端（コレクタ）と出力端子 502 とを接続するラインとアース間には、抵抗素子 R1, R2 の直列回路が設けられ、抵抗素子 R1, R2 の接続端がアンプ部 506 の正相入力端に接続されている。アンプ部 506 の出力端は、パワートランジスタ 503 の制御端（ベース）に接続されて

いる。

【0006】

このような構成のシリーズレギュレータでは、外部の起動電圧源が動作を開始すると、トランジスタE1, E2のカレントミラー動作により基準電圧回路505に一定のバイアス電流が供給され、基準電圧回路505から基準電圧がアンプ部506に供給される。また同時にトランジスタE3からアンプ部506にバイアス電流が供給され、アンプ部506がパワートランジスタ503の内部抵抗を変化させる動作を開始する。パワートランジスタ503の出力電圧は、抵抗素子R1, R2の直列回路で分圧され、アンプ部506に供給される。

【0007】

これにより、アンプ部506では、基準電圧と分圧電圧との大小比較の結果に基づきパワートランジスタ503の内部抵抗を変化させ、一定の出力電圧 V_{out} が出力端子502から安定的に出力されるようにする制御が行われる。このように、従来のシリーズレギュレータでは、基準電圧回路505やアンプ部506などは、全て入力側から供給されるバイアス電流で動作するようになっている。

【0008】

【発明が解決しようとする課題】

しかしながら、外部の起動電圧源の電源投入時には、その出力電圧、つまりシリーズレギュレータの入力電圧 V_{in} は、例えば図6に示すように、変動する場合が多い。この場合、従来のシリーズレギュレータにおいて、基準電圧回路やアンプ部などは、入力電圧 V_{in} の変動に伴い変動するバイアス電流の供給を受けて動作することになるので、基準電圧の揺らぎが発生し、図6に示すように、出力電圧 V_{out} にリップルが発生する。このことが、リップル除去比を悪化させる原因の一つになっている。

【0009】

この発明は、上記に鑑みてなされたもので、電源投入後、安定な出力電圧が得られた後の通常動作時に、入力電圧変動に起因して出力電圧に現れるリップル電圧を削減することができ、シリーズレギュレータのリップル除去比を改善することができるシリーズレギュレータを得ることを目的とする。

【0010】

【課題を解決するための手段】

上記目的を達成するために、この発明にかかるシリーズレギュレータは、非安定化電圧が印加される入力端子と出力端子との間に直列に接続したパワートランジスタと、前記パワートランジスタの出力電圧と基準電圧との比較結果に基づき前記パワートランジスタの内部抵抗を変化させ、前記出力端子に安定化した一定電圧を出力させるアンプ部とを備えるシリーズレギュレータにおいて、前記基準電圧を発生する基準電圧回路に供給するバイアス電流を前記入力端子に印加される非安定化電圧に基づき生成する第1バイアス電流回路と、前記パワートランジスタの出力電圧から所定値の分圧電圧を生成する抵抗分圧回路と、前記第1バイアス電流回路が前記基準電圧回路に供給するバイアス電流の換算電圧が制御端に印加される第1トランジスタと前記分圧電圧が制御端に印加される第2トランジスタとを備え、前記分圧電圧の値が前記換算電圧の値に到達したとき前記第2トランジスタがオン動作を行い、前記第1トランジスタがオフ動作を行うように差動構成される出力電圧検出回路と、前記第2トランジスタのオン動作に応答して前記基準電圧回路に供給するバイアス電流を前記パワートランジスタの出力電圧に基づき生成する第2バイアス電流回路と、前記第2バイアス電流回路の作動開始に応答して前記第1バイアス電流回路のバイアス供給動作を停止させるバイアス切替回路とを備えたことを特徴とする。

【0011】

この発明によれば、入力端子に非安定化電圧が印加されると、入力側に設けられる第1バイアス電流回路から基準電圧回路にバイアス電流が供給され、アンプ部によるパワートランジスタの制御が開始される。出力電圧検出回路では、第1トランジスタが制御端にバイアス電流の換算電圧が印加されオン動作を行う。パワートランジスタの出力電圧が上昇し、抵抗分圧回路が生成する分圧電圧の値がバイアス電流の換算電圧の値に到達すると、出力電圧検出回路では、第2トランジスタがオン動作を行うので、第2バイアス電流回路から基準電圧回路にバイアス電流の供給が開始される。同時に、バイアス切替回路が作動して第1バイアス電流回路のバイアス供給動作を停止させる。

【0012】

つぎの発明にかかるシリーズレギュレータは、非安定化電圧が印加される入力端子と出力端子との間に直列に接続したパワートランジスタと、前記パワートランジスタの出力電圧と基準電圧との比較結果に基づき前記パワートランジスタの内部抵抗を変化させ、前記出力端子に安定化した一定電圧を出力させるアンプ部とを備えるシリーズレギュレータにおいて、前記パワートランジスタの出力電圧から所定値の分圧電圧を生成する抵抗分圧回路と、前記基準電圧を発生する基準電圧回路に供給するバイアス電流を前記入力端子に印加される非安定化電圧に基づき生成するバイアス電流回路であって、前記バイアス電流の換算電圧が制御端に印加される第1トランジスタがオン動作をしている期間内、前記基準電圧回路にバイアス電流を供給する第1バイアス電流回路と、前記基準電圧回路に供給するバイアス電流を前記パワートランジスタの出力電圧に基づき生成するバイアス電流回路であって、前記分圧電圧が制御端に印加される第2トランジスタがオン動作をしている期間内、前記基準電圧回路にバイアス電流を供給する第2バイアス電流回路と、を備え、前記第1バイアス電流回路と前記第2バイアス電流回路との間では、前記分圧電圧の値が前記換算電圧の値に到達したとき前記第2トランジスタがオン動作を行い、それに伴い前記第1トランジスタがオフ動作を行うように差動構成されていることを特徴とする。

【0013】

この発明によれば、入力側に設けられる第1バイアス電流回路と出力側に設けられる第2バイアス電流回路とが、差動構成されているので、入力端子に非安定化電圧が印加されると、第1トランジスタがオン作動し、第1バイアス電流回路から基準電圧回路にバイアス電流が供給され、アンプ部によるパワートランジスタの制御が開始される。第1トランジスタはバイアス電流の換算電圧が印加されオン動作を継続する。差動構成される第2バイアス電流回路の第2トランジスタはオフ状態にある。パワートランジスタの出力電圧が上昇し、抵抗分圧回路が生成する分圧電圧の値がバイアス電流の換算電圧の値に到達すると、第2トランジスタがオン作動し、第2バイアス電流回路から基準電圧回路にバイアス電流が供給される。一方、第1バイアス電流回路では、第1トランジスタがオフ動作を行

うので、第1バイアス電流回路から基準電圧回路へのバイアス電流の供給が停止される。即ち、入力側に設けられる第1バイアス電流回路と出力側に設けられる第2バイアス電流回路とは、差動構成されることにより、全体としてバイアス切替回路を構成している。

【0014】

つぎの発明にかかるシリーズレギュレータは、非安定化電圧が印加される入力端子と第1出力端子との間に直列に接続した第1パワートランジスタと、前記第1パワートランジスタの出力電圧と基準電圧との比較結果に基づき前記第1パワートランジスタの内部抵抗を変化させ、前記第1出力端子に安定化した一定電圧を出力させる第1アンプ部と、前記入力端子と第2出力端子との間に直列に接続した第2パワートランジスタと、前記第2パワートランジスタの出力電圧と前記基準電圧との比較結果に基づき前記第2パワートランジスタの内部抵抗を変化させ、前記第2出力端子に安定化した一定電圧を出力させる第2アンプ部と、を備えるシリーズレギュレータであって、前記第1パワートランジスタの出力電圧から所定値の第1分圧電圧を生成する第1抵抗分圧回路及び前記第2パワートランジスタの出力電圧から前記第1分圧電圧とは異なる所定値の第2分圧電圧を生成する第2抵抗分圧回路と、前記基準電圧を発生する基準電圧回路に供給するバイアス電流を前記入力端子に印加される非安定化電圧に基づき生成するバイアス電流回路であって、前記バイアス電流の換算電圧が制御端に印加される第1トランジスタがオン動作をしている期間内、前記基準電圧回路にバイアス電流を供給する第1バイアス電流回路と、前記基準電圧回路に供給するバイアス電流を前記第1パワートランジスタの出力電圧に基づき生成するバイアス電流回路であって、前記第1分圧電圧が制御端に印加される第2トランジスタがオン動作をしている期間内、前記基準電圧回路にバイアス電流を供給する第2バイアス電流回路と、前記基準電圧回路に供給するバイアス電流を前記第2パワートランジスタの出力電圧に基づき生成するバイアス電流回路であって、前記第2分圧電圧が制御端に印加される第2トランジスタがオン動作をしている期間内、前記基準電圧回路にバイアス電流を供給する第3バイアス電流回路とを備え、前記第1バイアス電流回路と前記第2バイアス電流回路と前記第3バイアス電流回路との間では、前記

第1分圧電圧と第2分圧電圧の一方の値が先に前記換算電圧の値に到達したとき前記第2トランジスタと前記第3トランジスタの対応するトランジスタのみがオン動作を行い、それに伴い前記第1トランジスタがオフ動作を行うように差動構成されていることを特徴とする。

【0015】

この発明によれば、入力側に設けられる第1バイアス電流回路と一方の出力側に設けられる第2バイアス電流回路と他方の出力側に設けられる第3バイアス電流回路とが、差動構成されているので、入力端子に非安定化電圧が印加されると、第1トランジスタがオン作動し、第1バイアス電流回路から基準電圧回路にバイアス電流が供給される。これにより、第1アンプ部による第1パワートランジスタの制御及び第2アンプ部による第2パワートランジスタの制御がそれぞれ開始される。第1トランジスタはバイアス電流の換算電圧が印加されオン動作を継続する。差動構成される第2バイアス電流回路の第2トランジスタと第3バイアス電流回路の第3トランジスタとはオフ状態にある。第1及び第2のパワートランジスタの出力電圧がそれぞれ上昇し、第1抵抗分圧回路で生成される第1分圧電圧と第2抵抗分圧回路で生成される第2分圧電圧の高い方の分圧電圧の値が先に前記換算電圧の値に到達すると、第2トランジスタと第3トランジスタの対応するトランジスタのみがオン動作を行い、それに伴い第1トランジスタがオフ動作を行う。その結果、第2バイアス電流回路と第3バイアス電流回路の対応するバイアス電流回路から基準電圧回路にバイアス電流が供給され、同時に第1バイアス電流回路からのバイアス供給が停止される。2つの出力端子からは、それぞれ、安定化電圧が出力される。即ち、入力側に設けられる第1バイアス電流回路と一方の出力側に設けられる第2バイアス電流回路と他方の出力側に設けられる第3バイアス電流回路とは、差動構成されることにより、全体としてバイアス切替回路を構成している。

【0016】

つぎの発明にかかるシリーズレギュレータは、上記の発明において、前記第1パワートランジスタと前記第2パワートランジスタの一方による出力電圧によりバイアス電流を供給している場合に、その出力電圧を発生しているパワートラン

ジスタを動作停止させるとき、前記第2トランジスタと前記第3トランジスタのオン・オフ動作を切り替える回路を備えたことを特徴とする。

【0017】

この発明によれば、第1パワートランジスタと第2パワートランジスタの一方による出力電圧によりバイアス電流を供給している場合に、その出力電圧を発生しているパワートランジスタを動作停止させるとき、第2トランジスタと第3トランジスタのオン・オフ動作を切り替えることが行われ、基準電圧回路には直ちに異なるバイアス電流が供給される。

【0018】

つぎの発明にかかるシリーズレギュレータは、上記の発明において、前記第1バイアス電流回路と前記第2バイアス電流回路と前記第3バイアス電流回路は、それぞれ前記アンプ部にもバイアス電流を供給するように構成され、前記基準電圧回路へのバイアス供給切替と連動して前記アンプ部へのバイアス供給切替が行われることを特徴とする。

【0019】

この発明によれば、基準電圧回路に供給するバイアス電流の切り替えに加えて、アンプ部に供給するバイアス電流の切り替えが行われる。

【0020】

【発明の実施の形態】

以下に添付図面を参照して、この発明にかかるシリーズレギュレータの好適な実施の形態を詳細に説明する。

【0021】

実施の形態1.

図1は、この発明の実施の形態1であるシリーズレギュレータの構成を示す回路図である。なお、図1では、この実施の形態1に関わる部分の構成を中心に示されている。この点は、以下に示す各実施の形態においても同様である。

【0022】

図1において、外部の起動電圧源から出力される非安定化電圧 V_{in} が印加される入力端子11と安定化電圧 V_{out} が出力される出力端子12との間には、

パワートランジスタ 1 3 が直列に接続されている。入力端子 1 1 とパワートランジスタ 1 3 の入力端（エミッタ）とを接続するラインには、バイアス電流回路を構成するトランジスタ A 1, A 2, A 3, A 4 の入力端（エミッタ）が接続されている。

【 0 0 2 3 】

ダイオード接続のトランジスタ A 1 とトランジスタ A 2 は、制御端（ベース）が共通接続されてカレントミラー回路を構成している。トランジスタ A 1 の出力端（コレクタ）とアース間には定電流源 1 4 が設けられ、トランジスタ A 2 の出力端（コレクタ）はバイアス切替回路 1 5 に接続されている。

【 0 0 2 4 】

ダイオード接続のトランジスタ A 3 とトランジスタ A 4 は、制御端（ベース）が共通接続されてカレントミラー回路を構成している。トランジスタ A 3 の出力端（コレクタ）とアース間にはバイアス切替回路 1 5 が設けられ、トランジスタ A 4 の出力端（コレクタ）は抵抗素子 R 1 を介して基準電圧回路 1 6 に接続されている。

【 0 0 2 5 】

また、入力端子 1 1 とパワートランジスタ 1 3 の入力端（エミッタ）とを接続するラインには、トランジスタ A 5 の入力端（コレクタ）が接続されている。トランジスタ A 5 の制御端（ベース）は、抵抗素子 R 2 を介してトランジスタ A 4 の出力端（コレクタ）に接続されている。トランジスタ A 5 の出力端（エミッタ）は、トランジスタ A 6 の出力端（エミッタ）と共にトランジスタ A 7 の入力端（コレクタ）に接続されている。なお、トランジスタ A 5, A 6 は、出力電圧検出回路 1 8 を構成している。

【 0 0 2 6 】

トランジスタ A 7 は、制御端（ベース）がダイオード接続のトランジスタ A 8 の制御端（ベース）に接続され、出力端（エミッタ）が抵抗素子 R 3 を介してアースされている。トランジスタ A 8 は、入力端（コレクタ）が抵抗素子 R 4 を介して基準電圧回路 1 6 とアンプ部 1 7 の逆相入力端とを接続するラインに接続され、出力端（エミッタ）が直接アースされている。

【0027】

パワートランジスタ13の出力端（コレクタ）と出力端子12とを接続するラインとアース間には、抵抗素子R5、R6の直列回路と、抵抗素子R7、R8の直列回路とが設けられている。抵抗素子R5、R6の接続端は、アンプ部17の正相入力端に接続されている。アンプ部17の出力端は、パワートランジスタ13の制御端（ベース）に接続されている。抵抗素子R7、R8の接続端は、抵抗素子R9を介してトランジスタA6の制御端（ベース）に接続されている。

【0028】

また、パワートランジスタ13の出力端（コレクタ）と出力端子12とを接続するラインには、バイアス電流回路を構成するトランジスタA9、A10、A11の入力端（エミッタ）が接続されている。トランジスタA9とトランジスタA10、ダイオード接続のトランジスタA11は、制御端（ベース）が共通接続されてカレントミラー回路を構成している。

【0029】

トランジスタA11の出力端（コレクタ）は、トランジスタA6の入力端（エミッタ）に接続されている。トランジスタA10の出力端（コレクタ）は、基準電圧回路16とアンプ部17の逆相入力端とを接続するラインに接続されている。トランジスタA9の出力端（コレクタ）は、バイアス切替回路15に接続されている。

【0030】

バイアス切替回路15は、ダイオード接続のトランジスタA12とトランジスタA13とで構成されるカレントミラー回路と、ダイオード接続のトランジスタA14とトランジスタA15とで構成されるカレントミラー回路とを備えている。ダイオード接続のトランジスタA12とトランジスタA13は、制御端（ベース）が共通接続され、出力端（エミッタ）がそれぞれ直接アースされている。また、ダイオード接続のトランジスタA14とトランジスタA15は、制御端（ベース）が共通接続され、出力端（エミッタ）がそれぞれ直接アースされている。

【0031】

ダイオード接続のトランジスタA12の入力端（コレクタ）は、トランジスタ

A 9 の出力端（コレクタ）に接続されている。トランジスタ A 1 3 の入力端（コレクタ）は、トランジスタ A 1 4 の入力端（コレクタ）と共にトランジスタ A 2 の出力端（コレクタ）に接続されている。トランジスタ A 1 5 の入力端（コレクタ）は、トランジスタ A 3 の出力端（コレクタ）に接続されている。

【 0 0 3 2 】

次に、以上のように構成されるシリーズレギュレータの動作について説明する。外部の起動電圧源が動作を開始すると、トランジスタ A 1, A 2 のカレントミラー回路とトランジスタ A 1 2, A 1 3 のカレントミラー回路とが動作して定電流が作られ、それに基づきトランジスタ A 3, A 4 のカレントミラー回路が動作し、トランジスタ A 4 から基準電圧回路 1 6 へバイアス電流が供給される。

【 0 0 3 3 】

これにより、トランジスタ A 7, A 8 のカレントミラー回路が動作するので、供給されるバイアス電流の換算電圧（一定電圧）がトランジスタ A 5 の制御端（ベース）に印加されることにより、トランジスタ A 5 は、オン動作を行う。

【 0 0 3 4 】

基準電圧回路 1 6 に一定のバイアス電流が供給されると、基準電圧回路 1 6 から基準電圧がアンプ部 1 7 の逆相入力端に供給される。図示してないが、同時に入力側からアンプ部 1 7 にバイアス電流が供給され、アンプ部 1 7 がパワートランジスタ 1 3 の内部抵抗を変化させる動作を開始する。パワートランジスタ 1 3 の出力電圧は、抵抗素子 R 5, R 6 の直列回路で分圧され、その分圧電圧がアンプ部 1 7 の正相入力端に供給される。また、パワートランジスタ 1 3 の出力電圧は、抵抗素子 R 7, R 8 の直列回路で分圧され、その分圧電圧がトランジスタ A 6 の制御端（ベース）に印加される。

【 0 0 3 5 】

パワートランジスタ 1 3 の出力電圧が上昇し、トランジスタ A 6 の制御端（ベース）に印加される分圧電圧の値が、トランジスタ A 5 の制御端（ベース）に印加されている一定電圧の値まで上昇すると、出力電圧検出回路 1 8 では、トランジスタ A 6 がオン動作を行い、トランジスタ A 5 がオフ動作を行う。

【 0 0 3 6 】

トランジスタ A 6 がオン動作を行うと、トランジスタ A 9, A 1 0, A 1 1 では、制御端（ベース）に電流が流れ、オン動作を行い、トランジスタ A 1 0 から基準電圧回路 1 6 にバイアス電流の供給が開始される。同時に、トランジスタ A 9 がオン動作を行うことにより、バイアス切替回路 1 0 のトランジスタ A 1 2, A 1 3 のカレントミラー回路が動作を開始し、トランジスタ A 1 4 に流れていた定電流がトランジスタ A 1 3 に取り込まれ、トランジスタ A 1 4, A 1 5 のカレントミラー回路がオフ動作をする。

【 0 0 3 7 】

その結果、トランジスタ A 3, A 4 のカレントミラー回路がオフ動作を行い、トランジスタ A 4 から基準電圧回路 1 6 へのバイアス電流の供給が遮断される。以後は、入力電圧 V_{in} に変動があっても、出力電圧 V_{out} は、一定であるので、基準電圧回路 1 6 は出力側のトランジスタ A 1 0 から変動の無いバイアス電流の供給を受けることになる。

【 0 0 3 8 】

このように、実施の形態 1 によれば、電源投入後に出力電圧 V_{out} が所定電圧に達すると、直ちにバイアス供給を入力側から出力側へ切り替えるようにしたので、入力電圧変動による基準電圧への影響を低減することができる。したがって、電源投入後、安定な出力電圧が得られた後の通常動作時に、入力電圧変動に起因して出力電圧に現れるリップル電圧を削減することができ、シリーズレギュレータのリップル除去比を改善することができる。

【 0 0 3 9 】

実施の形態 2.

図 2 は、この発明の実施の形態 2 であるシリーズレギュレータの構成を示す回路図である。図 2 において、外部の起動電圧源から出力される非安定化電圧 V_{in} が印加される入力端子 1 1 と安定化電圧 V_{out} が出力される出力端子 1 2 との間には、パワートランジスタ 1 3 が直列に接続されている。入力端子 1 1 とパワートランジスタ 1 3 の入力端（エミッタ）とを接続するラインには、バイアス電流回路を構成するトランジスタ B 1, B 2 の入力端（エミッタ）が接続されている。

【 0 0 4 0 】

トランジスタ B 1 とダイオード接続のトランジスタ B 2 は、制御端（ベース）が共通接続されてカレントミラー回路を構成している。トランジスタ B 1 の出力端（コレクタ）は、抵抗素子 R 1 を介して基準電圧回路 1 6 に接続され、またアンプ部 1 7 の逆相入力端に接続されている。ダイオード接続のトランジスタ B 2 の出力端（コレクタ）は、トランジスタ B 3 の入力端（コレクタ）に接続されている。

【 0 0 4 1 】

トランジスタ B 3 は、制御端（ベース）が抵抗素子 R 2 を介してトランジスタ B 1 の出力端（コレクタ）に接続され、出力端（エミッタ）がトランジスタ B 4 の出力端（エミッタ）と共にトランジスタ B 5 の入力端（コレクタ）に接続されている。トランジスタ B 5 は、制御端（ベース）がダイオード接続のトランジスタ B 6 の制御端（ベース）に接続され、出力端（エミッタ）が抵抗素子 R 3 を介してアースされている。トランジスタ B 6 は、入力端（コレクタ）が抵抗素子 R 4 を介して基準電圧回路 1 6 とアンプ部 1 7 の逆相入力端とを接続するラインに接続され、出力端（エミッタ）が直接アースされている。

【 0 0 4 2 】

パワートランジスタ 1 3 の出力端（コレクタ）と出力端子 1 2 とを接続するラインとアース間には、抵抗素子 R 5, R 6 の直列回路と、抵抗素子 R 7, R 8 の直列回路とが設けられている。抵抗素子 R 5, R 6 の接続端は、アンプ部 1 7 の正相入力端に接続されている。アンプ部 1 7 の出力端は、パワートランジスタ 1 3 の制御端（ベース）に接続されている。抵抗素子 R 7, R 8 の接続端は、抵抗素子 R 9 を介してトランジスタ B 4 の制御端（ベース）に接続されている。

【 0 0 4 3 】

また、パワートランジスタ 1 3 の出力端（コレクタ）と出力端子 1 2 とを接続するラインには、バイアス電流回路を構成するトランジスタ B 7, B 8 の入力端（エミッタ）が接続されている。トランジスタ B 7 とダイオード接続のトランジスタ B 8 は、制御端（ベース）が共通接続されてカレントミラー回路を構成している。

【 0 0 4 4 】

トランジスタ B 7 の出力端（コレクタ）は、基準電圧回路 1 6 とアンプ部 1 7 の逆相入力端とを接続するラインに接続されている。ダイオード接続のトランジスタ B 8 の出力端（コレクタ）は、トランジスタ B 4 の入力端（エミッタ）に接続されている。以上のトランジスタ B 1 ～ B 4, B 7, B 8 は、バイアス切替回路 2 0 を構成している。

【 0 0 4 5 】

次に、以上のように構成されるシリーズレギュレータの動作について説明する。外部の起動電圧源が動作を開始すると、トランジスタ B 5, B 6 のカレントミラー回路が動作して定電流が作られ、それに基づきトランジスタ B 1, B 2 のカレントミラー回路が動作し、トランジスタ B 1 から基準電圧回路 1 6 へバイアス電流が供給される。これにより、供給されるバイアス電流の換算電圧（一定電圧）がトランジスタ B 3 の制御端（ベース）に印加されることにより、トランジスタ B 3 は、オン動作を行う。

【 0 0 4 6 】

基準電圧回路 1 6 に一定のバイアス電流が供給されると、基準電圧回路 1 6 から基準電圧がアンプ部 1 7 の逆相入力端に供給される。図示してないが、同時に入力側からアンプ部 1 7 にバイアス電流が供給され、アンプ部 1 7 がパワートランジスタ 1 3 の内部抵抗を変化させる動作を開始する。パワートランジスタ 1 3 の出力電圧は、抵抗素子 R 5, R 6 の直列回路で分圧され、その分圧電圧がアンプ部 1 7 の正相入力端に供給される。また、パワートランジスタ 1 3 の出力電圧は、抵抗素子 R 7, R 8 の直列回路で分圧され、その分圧電圧がトランジスタ B 4 の制御端（ベース）に印加される。

【 0 0 4 7 】

パワートランジスタ 1 3 の出力電圧が上昇し、トランジスタ B 4 の制御端（ベース）に印加される分圧電圧の値が、トランジスタ B 3 の制御端（ベース）に印加されている一定電圧の値まで上昇すると、トランジスタ B 4 がオン動作を行い、トランジスタ B 3 がオフ動作を行う。

【 0 0 4 8 】

トランジスタ B 4 がオン動作を行うと、トランジスタ B 7, B 8 では、制御端（ベース）に電流が流れ、オン動作を行い、トランジスタ B 7 から基準電圧回路 1 6 にバイアス電流の供給が開始される。同時に、トランジスタ B 3 がオフ動作を行うことにより、トランジスタ B 1, B 2 のカレントミラー回路がオフ動作を行う。

【 0 0 4 9 】

その結果、トランジスタ B 1 から基準電圧回路 1 6 へのバイアス電流の供給が遮断される。以後は、入力電圧 V_{in} に変動があっても、出力電圧 V_{out} は、一定であるので、基準電圧回路 1 6 は出力側のトランジスタ B 7 から変動の無いバイアス電流の供給を受けることになる。

【 0 0 5 0 】

このように、実施の形態 2 によれば、実施の形態 1 よりも少ない素子数で、電源投入後に出力電圧 V_{out} が所定電圧に達すると、直ちにバイアス供給を入力側から出力側へ切り替えることができる。したがって、実施の形態 1 と同様に、入力電圧変動による基準電圧への影響を低減することができるので、電源投入後、安定な出力電圧が得られた後の通常動作時に、入力電圧変動に起因して出力電圧に現れるリップル電圧を削減することができ、シリーズレギュレータのリップル除去比を改善することができる。

【 0 0 5 1 】

実施の形態 3.

図 3 は、この発明の実施の形態 3 であるシリーズレギュレータの構成を示す回路図である。この実施の形態 3 では、2 出力が得られるシリーズレギュレータの構成例が示されている。

【 0 0 5 2 】

即ち、図 3 において、外部の起動電圧源から出力される非安定化電圧 V_{in} が印加される入力端子 1 1 と安定化電圧 V_{out1} が出力される出力端子 1 2 との間には、パワートランジスタ 1 3 が直列に接続されている。また、入力端子 1 1 と安定化電圧 V_{out2} が出力される出力端子 3 0 との間には、パワートランジスタ 3 1 が直列に接続されている。それに伴い、アンプ部 3 2 が設けられている

。基準電圧回路 1 6 は 1 つで共通に使用するようになっている。

【 0 0 5 3 】

入力端子 1 1 とパワートランジスタ 1 3 の入力端（エミッタ）とを接続するラインには、バイアス電流回路を構成するトランジスタ C 1, C 2 の入力端（エミッタ）が接続されている。トランジスタ C 1 とダイオード接続のトランジスタ C 2 は、制御端（ベース）が共通接続されてカレントミラー回路を構成している。トランジスタ C 1 の出力端（コレクタ）は、抵抗素子 R 1 を介して基準電圧回路 1 6 に接続され、またアンプ部 1 7 の逆相入力端に接続されている。ダイオード接続のトランジスタ C 2 の出力端（コレクタ）は、トランジスタ C 3 の入力端（コレクタ）に接続されている。

【 0 0 5 4 】

トランジスタ C 3 は、制御端（ベース）が抵抗素子 R 2 を介してトランジスタ C 2 の出力端（コレクタ）に接続され、出力端（エミッタ）がトランジスタ C 4 の出力端（エミッタ）と共にトランジスタ C 5 の入力端（コレクタ）に接続されている。トランジスタ C 5 は、制御端（ベース）がダイオード接続のトランジスタ C 6 の制御端（ベース）に接続され、出力端（エミッタ）が抵抗素子 R 3 を介してアースされている。トランジスタ C 6 は、入力端（コレクタ）が抵抗素子 R 4 を介して基準電圧回路 1 6 とアンプ部 1 7 の逆相入力端とを接続するラインに接続され、出力端（エミッタ）が直接アースされている。

【 0 0 5 5 】

パワートランジスタ 1 3 の出力端（コレクタ）と出力端子 1 2 とを接続するラインとアース間には、抵抗素子 R 5, R 6 の直列回路と、抵抗素子 R 7, R 8 の直列回路とが設けられている。抵抗素子 R 5, R 6 の接続端は、アンプ部 1 7 の正相入力端に接続されている。アンプ部 1 7 の出力端は、パワートランジスタ 1 3 の制御端（ベース）に接続されている。抵抗素子 R 7, R 8 の接続端は、抵抗素子 R 9 を介してトランジスタ C 4 の制御端（ベース）に接続されている。

【 0 0 5 6 】

また、パワートランジスタ 1 3 の出力端（コレクタ）と出力端子 1 2 とを接続するラインには、バイアス電流回路を構成するトランジスタ C 7, C 8 の入力端

(エミッタ)が接続されている。トランジスタC7とダイオード接続のトランジスタC8は、制御端(ベース)が共通接続されてカレントミラー回路を構成している。

【0057】

トランジスタC7の出力端(コレクタ)は、基準電圧回路16とアンプ部17の逆相入力端とを接続するラインに接続されている。ダイオード接続のトランジスタC8の出力端(コレクタ)は、トランジスタC4の入力端(エミッタ)に接続されている。以上のトランジスタC1~C4, C7, C8は、バイアス切替回路33を構成している。

【0058】

また、パワートランジスタ31の出力端(コレクタ)と出力端子30とを接続するラインとアース間には、抵抗素子R10, R11の直列回路と、抵抗素子R12, R13の直列回路とが設けられている。抵抗素子R10, R11の接続端は、アンプ部32の正相入力端に接続されている。アンプ部32の出力端は、パワートランジスタ31の制御端(ベース)に接続されている。抵抗素子R12, R13の接続端は、抵抗素子R13を介してトランジスタC9の制御端(ベース)に接続されている。

【0059】

また、パワートランジスタ31の出力端(コレクタ)と出力端子30とを接続するラインには、バイアス電流回路を構成するトランジスタC10, C11の入力端(エミッタ)が接続されている。トランジスタC10とダイオード接続のトランジスタC11との制御端(ベース)が共通接続されてカレントミラー回路を構成している。

【0060】

トランジスタC10の出力端(コレクタ)は、アンプ部32の逆相入力端に接続されるとともに、基準電圧回路16とアンプ部17の逆相入力端とを接続するラインに接続されている。ダイオード接続のトランジスタC11の出力端(コレクタ)は、トランジスタC9の入力端(エミッタ)に接続されている。以上のトランジスタC9~C11は、バイアス切替回路34を構成している。

【 0 0 6 1 】

次に、以上のように構成されるシリーズレギュレータの動作について説明する。外部の起動電圧源が動作を開始すると、トランジスタ C 5, C 6 のカレントミラー回路が動作して定電流が作られ、それに基づきトランジスタ C 1, C 2 のカレントミラー回路が動作し、トランジスタ C 1 から基準電圧回路 1 6 へバイアス電流が供給される。これにより、供給されるバイアス電流の換算電圧（一定電圧）がトランジスタ C 3 の制御端（ベース）に印加されることにより、トランジスタ C 3 は、オン動作を行う。

【 0 0 6 2 】

基準電圧回路 1 6 に一定のバイアス電流が供給されると、基準電圧回路 1 6 から基準電圧がアンプ部 1 7 及びアンプ部 3 2 の逆相入力端に供給される。図示していないが、同時に入力側からアンプ部 1 7 及びアンプ部 3 2 にバイアス電流が供給され、アンプ部 1 7 がパワートランジスタ 1 3 の内部抵抗を変化させる動作を開始し、またアンプ部 3 2 がパワートランジスタ 3 1 の内部抵抗を変化させる動作を開始する。

【 0 0 6 3 】

パワートランジスタ 1 3 の出力電圧は、抵抗素子 R 5, R 6 の直列回路で分圧され、その分圧電圧がアンプ部 1 7 の正相入力端に供給される。また、パワートランジスタ 1 3 の出力電圧は、抵抗素子 R 7, R 8 の直列回路で分圧され、その分圧電圧 V 1 がトランジスタ C 4 の制御端（ベース）に印加される。

【 0 0 6 4 】

さらに、パワートランジスタ 3 1 の出力電圧は、抵抗素子 R 1 0, R 1 1 の直列回路で分圧され、その分圧電圧がアンプ部 3 2 の正相入力端に供給される。また、パワートランジスタ 3 1 の出力電圧は、抵抗素子 R 1 2, R 1 3 の直列回路で分圧され、その分圧電圧 V 2 がトランジスタ C 9 の制御端（ベース）に印加される。

【 0 0 6 5 】

ここで、分圧電圧 V 1, V 2 が、互いに異なる値となるように分圧回路の抵抗値は設定されている。そうすると、パワートランジスタ 1 3, 3 1 の出力電圧が

上昇するのに伴い、分圧電圧 V_1 、 V_2 も上昇するが、高い分圧電圧が先にトランジスタ C_3 の制御端（ベース）に印加されている一定電圧の値まで上昇するので、トランジスタ C_4 、 C_9 の内、高い分圧電圧が印加されるトランジスタ（例えばトランジスタ C_4 とする）のみがオン動作を行い、それに伴いトランジスタ C_3 がオフ動作を行う。

【 0 0 6 6 】

トランジスタ C_4 がオン動作を行うと、トランジスタ C_7 、 C_8 では、制御端（ベース）に電流が流れ、オン動作を行い、トランジスタ C_7 から基準電圧回路 16 にバイアス電流の供給が開始される。同時に、トランジスタ C_3 がオフ動作を行うことにより、トランジスタ C_1 、 C_2 のカレントミラー回路がオフ動作を行う。

【 0 0 6 7 】

その結果、トランジスタ C_1 から基準電圧回路 16 へのバイアス電流の供給が遮断される。以後は、入力電圧 V_{in} に変動があっても、出力電圧 V_{out1} は、一定であるので、基準電圧回路 16 は出力側から変動の無いバイアス電流の供給を受けることになる。出力端子 30 からは、別の出力電圧 V_{out2} が得られる。

【 0 0 6 8 】

このように、2 出力が得られるようにしても、実施の形態 1、2 と同様に、電源投入後に出力電圧 V_{out} が所定電圧に達すると、直ちにバイアス供給を入力側から出力側へ切り替えることができ、同様に、入力電圧変動による基準電圧への影響を低減することができる。

【 0 0 6 9 】

ところで、2 出力が得られるようにした場合、基準電圧回路 16 にバイアス電流を供給している出力電圧を発生しているパワートランジスタが、例えば外部の保護回路によって動作停止させられると、バイアスの供給が途絶えるので、リップル除去比が悪化し問題となる。

【 0 0 7 0 】

そこで、図示はしていないが、トランジスタ C_4 、 C_9 のオン・オフ動作を切

り替える切替回路が設けられている。上記例で言えば、分圧電圧 V_1 、 V_2 の大小関係が、 $V_1 > V_2$ であることにより、トランジスタ C_4 がオン動作をしている状況下で、例えば外部の保護回路によってパワートランジスタ 13 が動作停止させられたとする。すると、分圧電圧 V_1 、 V_2 の大小関係が、 $V_1 < V_2$ となるので、切替回路は、分圧電圧 V_1 、 V_2 の大小関係が変わったことを検出してトランジスタ C_9 を直ちにオン動作させるように構成されている。

【 0 0 7 1 】

これにより、直ちに、トランジスタ C_{10} から基準電圧回路 16 にバイアス電流が供給されるので、リップル除去比が悪化するのを防止することができる。

【 0 0 7 2 】

実施の形態 4.

図 4 は、この発明の実施の形態 4 であるシリーズレギュレータの構成を示す回路図である。この実施の形態 4 では、アンプ部へのバイアス電流の供給も切り替えるようにしたシリーズレギュレータの構成例が示されている。

【 0 0 7 3 】

図 4 において、外部の起動電圧源から出力される非安定化電圧 V_{in} が印加される入力端子 11 と安定化電圧 V_{out} が出力される出力端子 12 との間には、パワートランジスタ 13 が直列に接続されている。入力端子 11 とパワートランジスタ 13 の入力端（エミッタ）とを接続するラインには、バイアス電流回路を構成するトランジスタ D_1 、 D_2 、 D_3 の入力端（エミッタ）が接続されている。

【 0 0 7 4 】

トランジスタ D_1 とトランジスタ D_2 とダイオード接続のトランジスタ D_3 とは、制御端（ベース）が共通接続されてカレントミラー回路を構成している。トランジスタ D_1 の出力端（コレクタ）は、アンプ部 17 のバイアス入力端に接続されている。トランジスタ D_2 の出力端（コレクタ）は、抵抗素子 R_1 を介して基準電圧回路 16 に接続され、またアンプ部 17 の逆相入力端に接続されている。ダイオード接続のトランジスタ D_3 の出力端（コレクタ）は、トランジスタ D_4 の入力端（コレクタ）に接続されている。

【 0 0 7 5 】

トランジスタ D 4 は、制御端（ベース）が抵抗素子 R 2 を介してトランジスタ D 2 の出力端（コレクタ）に接続され、出力端（エミッタ）がトランジスタ D 5 の出力端（エミッタ）と共にトランジスタ D 6 の入力端（コレクタ）に接続されている。トランジスタ D 6 は、制御端（ベース）がダイオード接続のトランジスタ D 7 の制御端（ベース）に接続され、出力端（エミッタ）が抵抗素子 R 3 を介してアースされている。トランジスタ D 7 は、入力端（コレクタ）が抵抗素子 R 4 を介して基準電圧回路 1 6 とアンプ部 1 7 の逆相入力端とを接続するラインに接続され、出力端（エミッタ）が直接アースされている。

【 0 0 7 6 】

パワートランジスタ 1 3 の出力端（コレクタ）と出力端子 1 2 とを接続するラインとアース間には、抵抗素子 R 5, R 6 の直列回路と、抵抗素子 R 7, R 8 の直列回路とが設けられている。抵抗素子 R 5, R 6 の接続端は、アンプ部 1 7 の正相入力端に接続されている。アンプ部 1 7 の出力端は、パワートランジスタ 1 3 の制御端（ベース）に接続されている。抵抗素子 R 7, R 8 の接続端は、抵抗素子 R 9 を介してトランジスタ D 5 の制御端（ベース）に接続されている。

【 0 0 7 7 】

また、パワートランジスタ 1 3 の出力端（コレクタ）と出力端子 1 2 とを接続するラインには、バイアス電流回路を構成するトランジスタ D 8, D 9, D 1 0 の入力端（エミッタ）が接続されている。トランジスタ D 8, D 9 とダイオード接続のトランジスタ D 1 0 は、制御端（ベース）が共通接続されてカレントミラー回路を構成している。

【 0 0 7 8 】

トランジスタ D 8 の出力端（コレクタ）は、基準電圧回路 1 6 とアンプ部 1 7 の逆相入力端とを接続するラインに接続されている。トランジスタ D 9 の出力端（コレクタ）は、アンプ部 1 7 のバイアス入力端に接続されている。ダイオード接続のトランジスタ D 1 0 の出力端（コレクタ）は、トランジスタ D 5 の入力端（エミッタ）に接続されている。以上のトランジスタ D 4, D 5 は、出力電圧検出回路 4 0 を構成している。

【 0 0 7 9 】

次に、以上のように構成されるシリーズレギュレータの動作について説明する。外部の起動電圧源が動作を開始すると、トランジスタ D 6, D 7 のカレントミラー回路が動作して定電流が作られ、それに基づきトランジスタ D 1, D 2, D 3 のカレントミラー回路が動作し、トランジスタ D 1 からアンプ部 1 7 へバイアス電流が供給され、トランジスタ D 2 から基準電圧回路 1 6 へバイアス電流が供給される。これにより、その供給されるバイアス電流の換算電圧（一定電圧）がトランジスタ D 4 の制御端（ベース）に印加されることにより、トランジスタ D 4 は、オン動作を行う。

【 0 0 8 0 】

基準電圧回路 1 6 に一定のバイアス電流が供給されると、基準電圧回路 1 6 から基準電圧がアンプ部 1 7 の逆相入力端に供給される。アンプ部 1 7 がパワートランジスタ 1 3 の内部抵抗を変化させる動作を開始する。パワートランジスタ 1 3 の出力電圧は、抵抗素子 R 5, R 6 の直列回路で分圧され、アンプ部 1 7 の正相入力端に供給される。また、パワートランジスタ 1 3 の出力電圧は、抵抗素子 R 7, R 8 の直列回路で分圧され、その分圧電圧がトランジスタ D 5 の制御端（ベース）に印加される。

【 0 0 8 1 】

パワートランジスタ 1 3 の出力電圧が上昇し、トランジスタ D 5 の制御端（ベース）に印加される分圧電圧の値が、トランジスタ D 4 の制御端（ベース）に印加されている一定電圧の値まで上昇すると、出力電圧検出回路 4 0 では、トランジスタ D 5 がオン動作を行い、トランジスタ D 4 がオフ動作を行う。

【 0 0 8 2 】

トランジスタ D 5 がオン動作を行うと、トランジスタ D 8, D 9, D 1 0 では、制御端（ベース）に電流が流れ、オン動作を行い、トランジスタ D 8 から基準電圧回路 1 6 にバイアス電流の供給が開始され、トランジスタ D 9 からアンプ部 1 7 にバイアス電流の供給が開始される。同時に、トランジスタ D 4 がオフ動作を行うことにより、トランジスタ D 1, D 2, D 3 のカレントミラー回路がオフ動作を行う。

【 0 0 8 3 】

その結果、トランジスタ D 1 からアンプ部 1 7 へのバイアス電流の供給が遮断され、またトランジスタ D 2 から基準電圧回路 1 6 へのバイアス電流の供給が遮断される。以後は、入力電圧 V_{in} に変動があっても、出力電圧 V_{out} は一定であるので、基準電圧回路 1 6 及びアンプ部 1 7 は、出力側から変動の無いバイアス電流の供給を受けることになる。

【 0 0 8 4 】

このように、実施の形態 4 によれば、電源投入後に出力電圧 V_{out} が所定電圧に達すると、基準電圧回路とアンプ部へのバイアス供給を共に直ちに入力側から出力側へ切り替えることができる。したがって、実施の形態 1 ~ 3 の場合よりも更に、入力電圧変動による出力電圧への影響を低減することができるので、電源投入後、安定な出力電圧が得られた後の通常動作時に、入力電圧変動に起因して出力電圧に現れるリップル電圧を削減することができ、シリーズレギュレータのリップル除去比を改善することができる。

【 0 0 8 5 】

ここで、図 1 ~ 図 3 では、アンプ部に入力側からバイアス電流を供給する回路が示されていないが、実施の形態 4 では、図 4 に示すように、具体的に示されている。つまり、実施の形態 1 ~ 3 においても、同様の回路構成でアンプ部に入力側からバイアス電流が供給されている。そして、この実施の形態 4 では、実施の形態 2 においてアンプ部へのバイアス電流供給用トランジスタを出力側にも設け、切り替える構成例を示した。

【 0 0 8 6 】

以上の説明から明らかなように、実施の形態 1、3 においても同様の手法でアンプ部へのバイアス電流供給用トランジスタを出力側にも設け、基準電圧回路とアンプ部の双方へのバイアス電流の供給を同時に切り替える構成を採用することができる。そうすれば、一層の改善効果が得られる。

【 0 0 8 7 】

なお、上記の各実施の形態では、バイポーラトランジスタによる構成を示したが、この発明はこれに限定されるものではなく、FET や CMOS などのユニポ

ーラトランジスタによっても同様に構成でき、同様にこの発明の範囲に含まれることは言うまでもない。

【 0 0 8 8 】

【発明の効果】

以上説明したように、この発明によれば、入力端子に非安定化電圧が印加されると、入力側に設けられる第1バイアス電流回路から基準電圧回路にバイアス電流が供給され、アンプ部によるパワートランジスタの制御が開始される。そしてパワートランジスタの出力電圧が上昇し、抵抗分圧回路が生成する分圧電圧の値がバイアス電流の換算電圧の値に到達すると、出力電圧検出回路では、第2トランジスタがオン動作を行い、第2バイアス電流回路から基準電圧回路にバイアス電流の供給が開始される。同時に、バイアス切替回路が作動して第1バイアス電流回路のバイアス供給動作を停止させる。したがって、電源投入後に出力電圧が所定電圧に達すると、直ちにバイアス供給を入力側から出力側へ切り替えることができるので、電源投入後、安定な出力電圧が得られた後の通常動作時に、入力電圧変動に起因して出力電圧に現れるリップル電圧を削減することができ、シリーズレギュレータのリップル除去比を改善することができる。

【 0 0 8 9 】

つぎの発明によれば、入力側に設けられる第1バイアス電流回路と出力側に設けられる第2バイアス電流回路とは、差動構成されているので、入力端子に非安定化電圧が印加されると、第1トランジスタがオン作動し、第1バイアス電流回路から基準電圧回路にバイアス電流が供給され、アンプ部によるパワートランジスタの制御が開始される。第1トランジスタはバイアス電流の換算電圧が印加されオン動作を継続する。差動構成される第2バイアス電流回路の第2トランジスタはオフ状態にある。パワートランジスタの出力電圧が上昇し、抵抗分圧回路が生成する分圧電圧の値がバイアス電流の換算電圧の値に到達すると、第2トランジスタがオン作動し、第2バイアス電流回路から基準電圧回路にバイアス電流が供給される。一方、第1バイアス電流回路では、第1トランジスタがオフ動作を行うので、第1バイアス電流回路から基準電圧回路へのバイアス電流の供給が停止される。入力側に設けられる第1バイアス電流回路と出力側に設けられる第2

バイアス電流回路とを差動構成したバイアス切替回路は、少ない素子数で実現でき、電源投入後、安定な出力電圧が得られた後の通常動作時に、入力電圧変動に起因して出力電圧に現れるリップル電圧を削減することができ、シリーズレギュレータのリップル除去比を改善することができる。

【 0 0 9 0 】

つぎの発明によれば、入力側に設けられる第 1 バイアス電流回路と一方の出力側に設けられる第 2 バイアス電流回路と他方の出力側に設けられる第 3 バイアス電流回路とは、差動構成されているので、入力端子に非安定化電圧が印加されると、第 1 トランジスタがオン作動し、第 1 バイアス電流回路から基準電圧回路にバイアス電流が供給される。これにより、第 1 アンプ部による第 1 パワートランジスタの制御及び第 2 アンプ部による第 2 パワートランジスタの制御がそれぞれ開始される。第 1 トランジスタはバイアス電流の換算電圧が印加されオン動作を継続する。差動構成される第 2 バイアス電流回路の第 2 トランジスタと第 3 バイアス電流回路の第 3 トランジスタとはオフ状態にある。第 1 及び第 2 のパワートランジスタの出力電圧がそれぞれ上昇し、第 1 抵抗分圧回路で生成される第 1 分圧電圧と第 2 抵抗分圧回路で生成される第 2 分圧電圧の高い方の分圧電圧の値が先に前記換算電圧の値に到達すると、第 2 トランジスタと第 3 トランジスタの対応するトランジスタのみがオン動作を行い、それに伴い第 1 トランジスタがオフ動作を行う。その結果、第 2 バイアス電流回路と第 3 バイアス電流回路の対応するバイアス電流回路から基準電圧回路にバイアス電流が供給され、同時に第 1 バイアス電流回路からのバイアス供給が停止される。2 つの出力端子からは、それぞれ、安定化電圧が出力される。したがって、2 出力を得る場合でも、バイアス供給を入力側から出力側へ切り替えることができるので、電源投入後、安定な出力電圧が得られた後の通常動作時に、入力電圧変動に起因して出力電圧に現れるリップル電圧を削減することができ、シリーズレギュレータのリップル除去比を改善することができる。

【 0 0 9 1 】

つぎの発明によれば、上記の発明において、第 1 パワートランジスタと第 2 パワートランジスタの一方による出力電圧によりバイアス電流を供給している場合

に、その出力電圧を発生しているパワートランジスタを動作停止させるとき、第2トランジスタと第3トランジスタのオン・オフ動作を切り替えることにより、異なるバイアス電流の供給に切り替えることができるので、リップル除去比の悪化を防ぐことができる。

【0092】

つぎの発明によれば、上記の発明において、基準電圧回路に供給するバイアス電流の切り替えに加えて、アンプ部に供給するバイアス電流の切り替えが行われるので、一層シリーズレギュレータのリップル除去比を改善することができる。

【図面の簡単な説明】

【図1】 この発明の実施の形態1であるシリーズレギュレータの構成を示す回路図である。

【図2】 この発明の実施の形態2であるシリーズレギュレータの構成を示す回路図である。

【図3】 この発明の実施の形態3であるシリーズレギュレータの構成を示す回路図である。

【図4】 この発明の実施の形態4であるシリーズレギュレータの構成を示す回路図である。

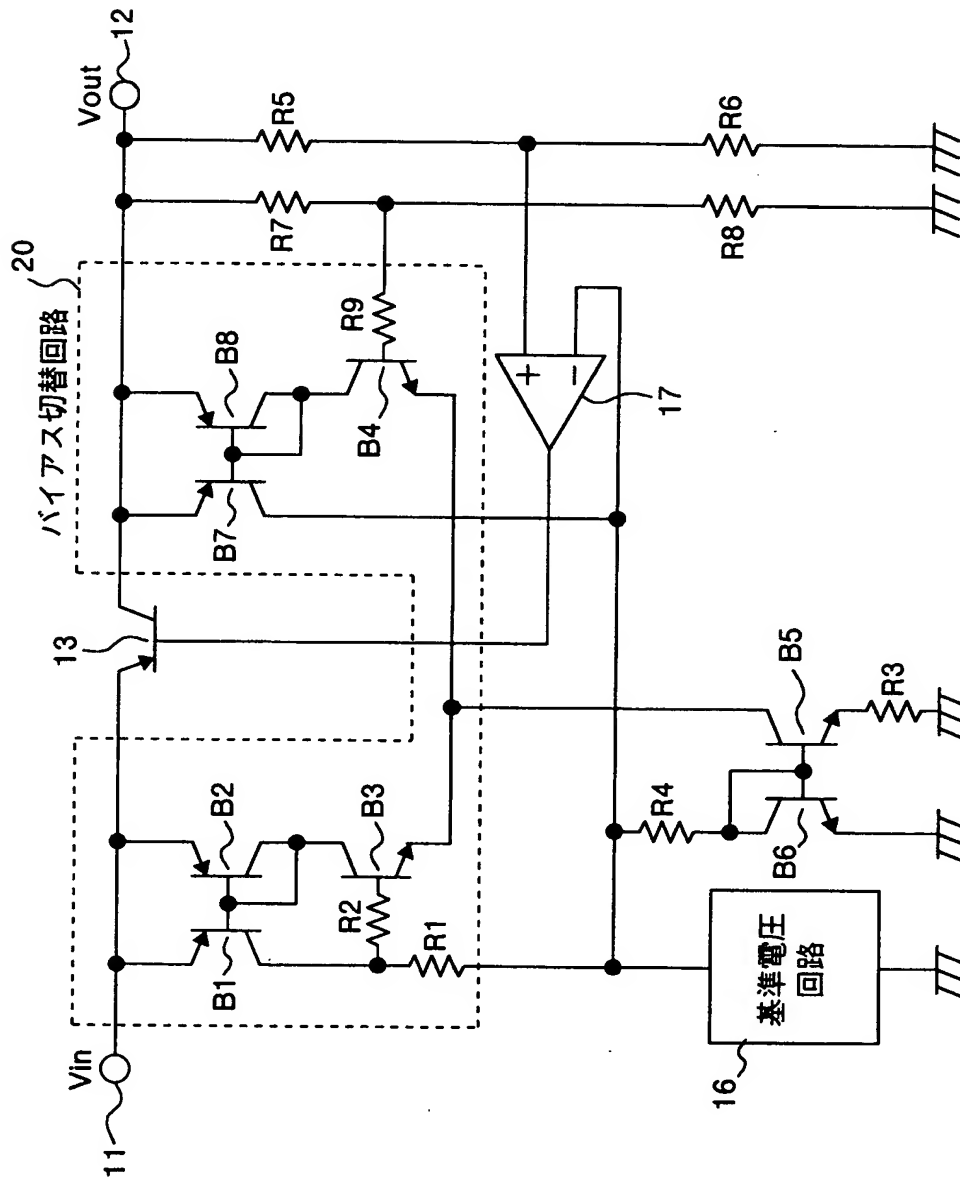
【図5】 従来のシリーズレギュレータの基本構成を示す回路図である。

【図6】 図5に示すシリーズレギュレータにおける電源投入後一定の出力電圧が得られる過程での入力電圧と出力電圧の関係を説明する図である。

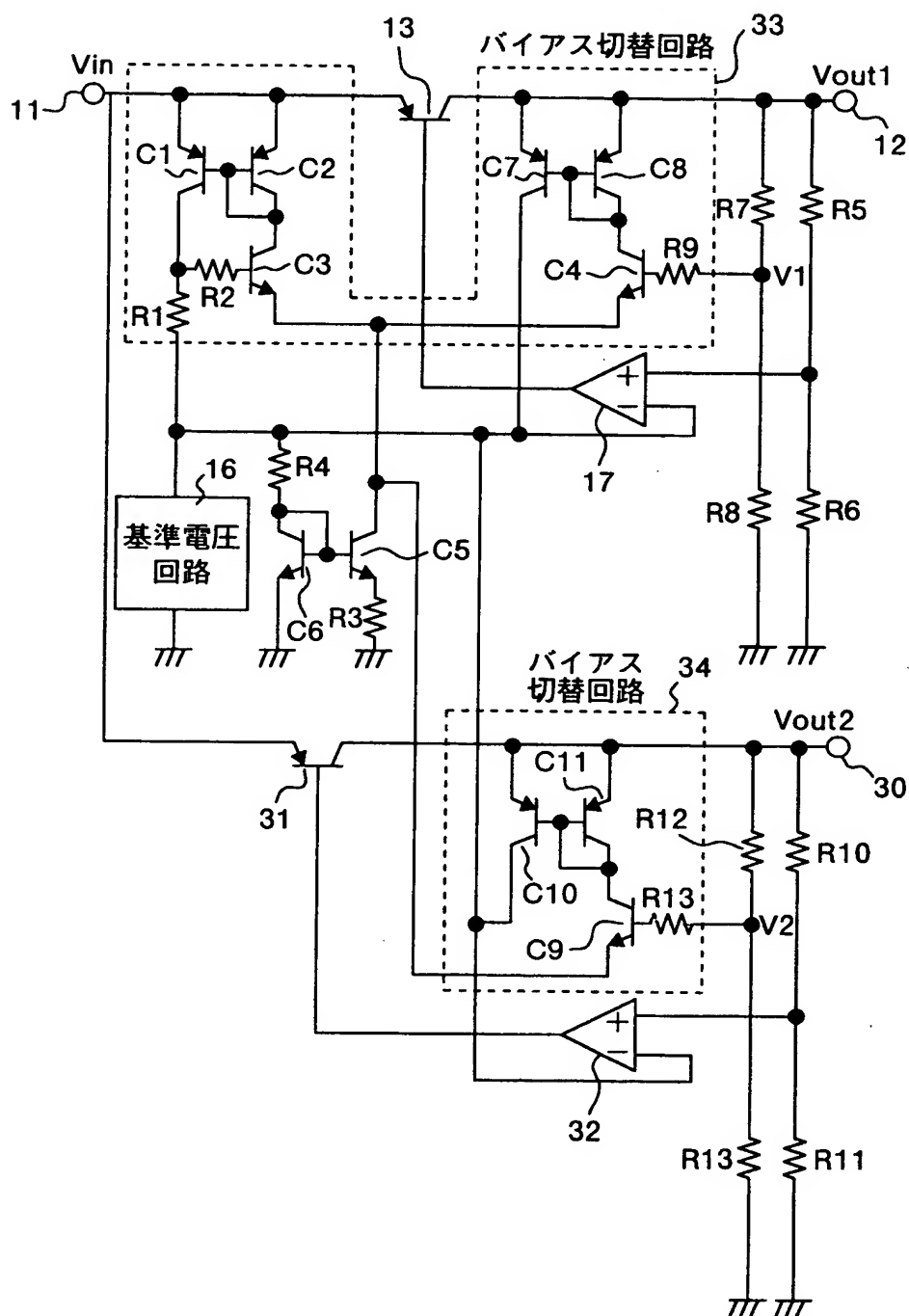
【符号の説明】

11 入力端子、12, 30 出力端子、13, 31 パワートランジスタ、14 定電流源、15, 20, 33, 34 バイアス切替回路、16 基準電圧回路、17, 32 アンプ部、A1～A15, B1～B8, C1～C11, D1～D10 トランジスタ、R1～R12 抵抗素子。

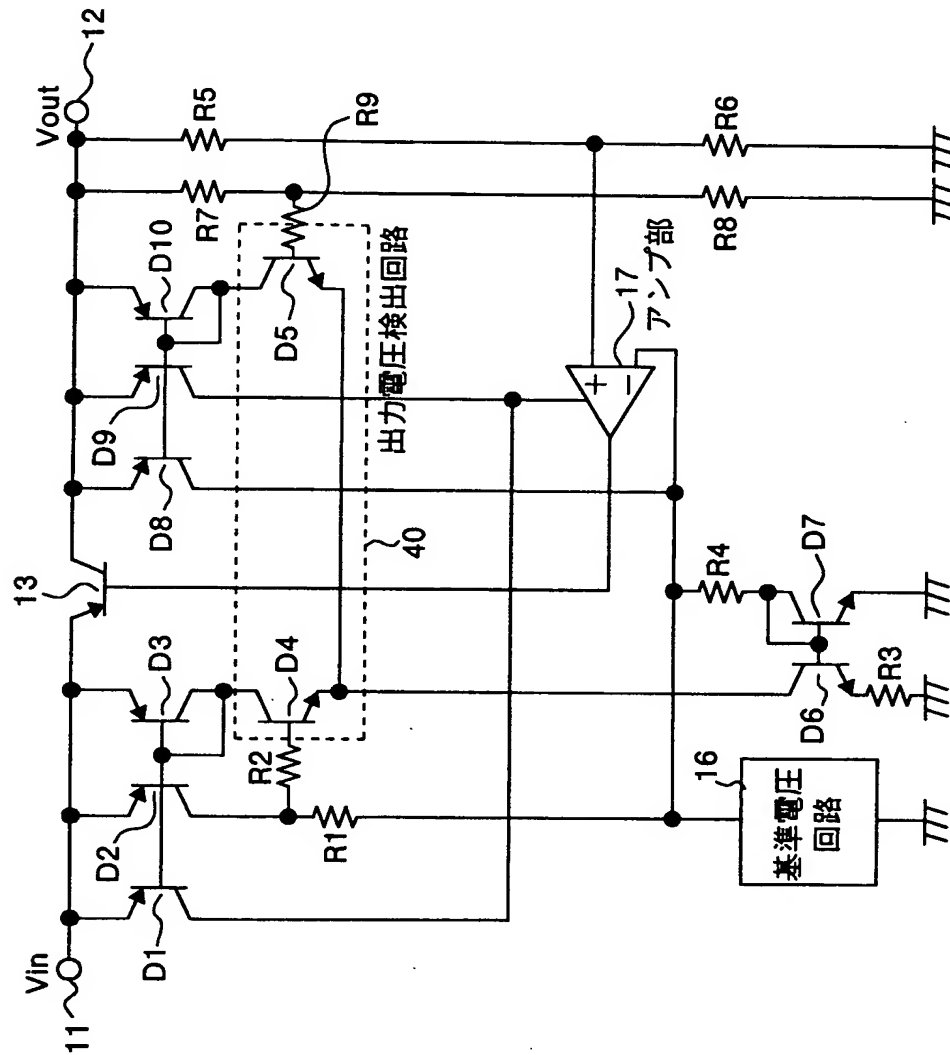
【図 2】



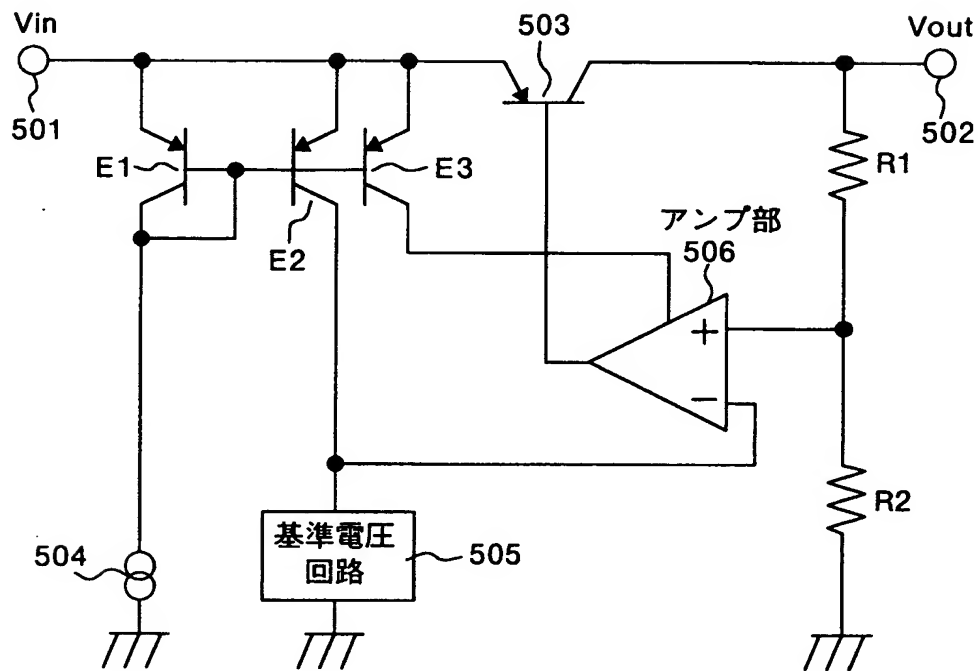
【図 3】



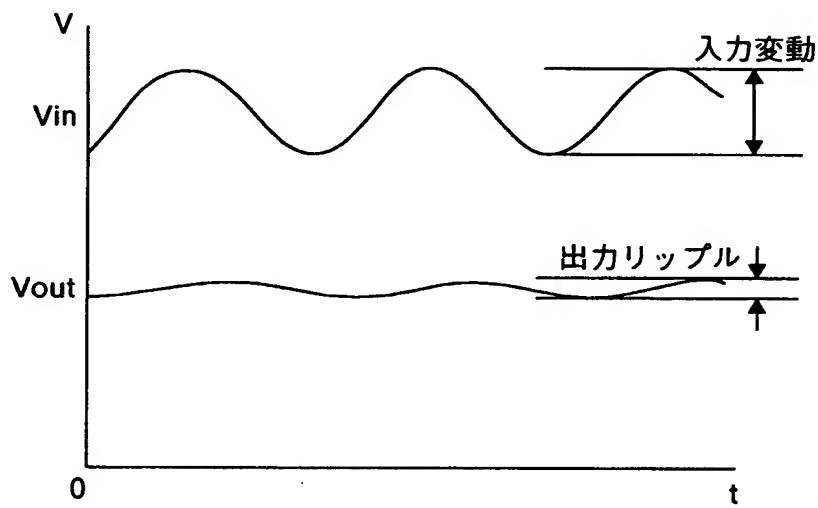
【図 4】



【図 5】



【図 6】



【書類名】 要約書

【要約】

【課題】 電源投入後、安定な出力電圧が得られた後の通常動作時に、入力電圧変動に起因して出力電圧に現れるリップル電圧を削減することができ、シリーズレギュレータのリップル除去比を改善すること。

【解決手段】 外部の起動電圧源が動作を開始すると、トランジスタ A 4 から基準電圧回路 1 6 へバイアス電流が供給され、基準電圧回路 1 6 から基準電圧がアンプ部 1 7 に供給される。パワートランジスタ 1 3 の出力電圧が上昇し、トランジスタ A 6 に印加される分圧電圧の値が、トランジスタ A 5 に印加されている一定電圧の値まで上昇すると、トランジスタ A 6 がオン動作を行い、トランジスタ A 5 がオフ動作を行う。トランジスタ A 1 0 から基準電圧回路 1 6 にバイアス電流の供給が開始される。同時に、バイアス切替回路 1 5 が動作を開始し、トランジスタ A 4 から基準電圧回路 1 6 へのバイアス電流の供給が遮断される。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000006013]

1. 変更年月日	1990年 8月24日
[変更理由]	新規登録
住 所	東京都千代田区丸の内2丁目2番3号
氏 名	三菱電機株式会社